

8-2-01
JGJC978 U.S. PTO
09/05/9513
05/18/01


IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Keizo HOSODA, et al.

GAU:

SERIAL NO: NEW APPLICATION

EXAMINER:

FILED: HEREWITH

FOR: METHOD OF MANUFACTURING A CAPACITOR HAVING TANTALUM OXIDE FILM AS AN
INSULATING FILM

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- Full benefit of the filing date of U.S. Application Serial Number, filed, is claimed pursuant to the provisions of **35 U.S.C. §120**.
- Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of **35 U.S.C. §119(e)**.
- Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of **35 U.S.C. §119**, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
JAPAN	2000-149988	May 22, 2001

Certified copies of the corresponding Convention Application(s)

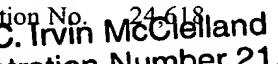
- are submitted herewith
- will be submitted prior to payment of the Final Fee
- were filed in prior application Serial No. filed
- were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
 - are submitted herewith
 - will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBOLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 10/98)


 Norman F. Oblon
 Registration No. 24,618


 C. Irvin McClelland
 Registration Number 21,124

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

05/18/01
JC978 U.S. PTO
09/859513

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

2000年 5月22日

出願番号

Application Number:

特願2000-149988

出願人

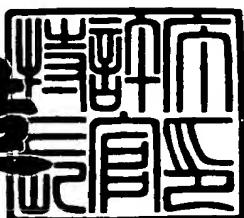
Applicant(s):

東京エレクトロン株式会社

2001年 3月16日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2001-3021094

【書類名】 特許願

【整理番号】 A000000133

【提出日】 平成12年 5月22日

【あて先】 特許庁長官 殿

【国際特許分類】 H01G 4/06

【発明の名称】 タンタル酸化物膜を絶縁膜として有するキャパシタの製造方法

【請求項の数】 8

【発明者】

【住所又は居所】 山梨県韮崎市穂坂町三ツ沢650 東京エレクトロン山梨株式会社内

【氏名】 細田 恵三

【発明者】

【住所又は居所】 山梨県韮崎市穂坂町三ツ沢650 東京エレクトロン山梨株式会社内

【氏名】 村木 雄介

【特許出願人】

【識別番号】 000219967

【氏名又は名称】 東京エレクトロン株式会社

【代理人】

【識別番号】 100058479

【弁理士】

【氏名又は名称】 鈴江 武彦

【電話番号】 03-3502-3181

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100068814

【弁理士】

【氏名又は名称】 坪井 淳

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9300579

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 タンタル酸化物膜を絶縁膜として有するキャパシタの製造方法

【特許請求の範囲】

【請求項1】 下部導電膜の上にタンタル酸化物膜を気相堆積させる工程、該タンタル酸化物膜を酸素プラズマ処理する工程、該酸素プラズマ処理したタンタル酸化物膜を不活性雰囲気中においてタンタル酸化物の結晶化開始温度より30～50℃低い温度でアニール処理する工程、および該アニール処理したタンタル酸化物膜上に上部導電膜を形成する工程を備えたことを特徴とするタンタル酸化物膜を絶縁膜として有するキャパシタの製造方法。

【請求項2】 下部導電膜の上にタンタル酸化物膜を気相堆積させる工程、該タンタル酸化物膜を不活性雰囲気中においてタンタル酸化物の結晶化開始温度より30℃～50℃低い温度でアニール処理する工程、該アニール処理したタンタル酸化物膜を酸素プラズマ処理する工程、および該酸素プラズマ処理したタンタル酸化物膜上に上部導電膜を形成する工程を備えたことを特徴とするタンタル酸化物膜を絶縁膜として有するキャパシタの製造方法。

【請求項3】 アニール処理工程を約650℃～670℃の温度で行うことを特徴とする請求項1または2に記載の製造方法。

【請求項4】 下部導電膜が、金属系導電性材料で形成されることを特徴とする請求項1ないし3のいずれか1項に記載の製造方法。

【請求項5】 下部導電膜の上に第1のタンタル酸化物膜を気相堆積させる第1のタンタル酸化物形成工程、該第1のタンタル酸化物膜を不活性雰囲気中においてタンタル酸化物の結晶化開始温度より30℃～50℃低い温度でアニール処理する第1のアニール処理工程、該アニール処理した第1のタンタル酸化物膜を酸素プラズマ処理する第1の酸素プラズマ処理工程、該酸素プラズマ処理した第1のタンタル酸化物膜上に第2のタンタル酸化物膜を気相堆積させる第2のタンタル酸化物形成工程、該第2のタンタル酸化物膜を酸素プラズマ処理する第2の酸素プラズマ処理工程、該酸素プラズマ処理した第2のタンタル酸化物膜を不活性雰囲気中においてタンタル酸化物の結晶化開始温度より30℃～50℃低い

温度から結晶化温度までの温度でアニール処理する第2のアニール処理工程、および該アニール処理した第2のタンタル酸化物膜上に上部導電膜を形成する上部導電膜形成工程を備え、該上部導電膜の形成前に、該第2のタンタル酸化物形成工程とそれに続く第2の酸素プラズマ処理工程および第2のアニール処理工程をそれぞれ少なくとも1回順次行うことを特徴とするタンタル酸化物膜を絶縁膜として有するキャパシタの製造方法。

【請求項6】 第1のアニール処理工程を約650℃～670℃の温度で行うことを特徴とする請求項5に記載の製造方法。

【請求項7】 第2のアニール処理工程を約650℃～750℃の温度で行うことを特徴とする請求項5または6に記載の製造方法。

【請求項8】 下部導電膜が、金属系導電性材料で形成されることを特徴とする請求項5ないし7のいずれか1項に記載の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、タンタル酸化物膜を絶縁膜として有するキャパシタの製造方法に関する。

【0002】

【従来の技術】

半導体メモリーデバイスやリニアデバイスには、キャパシタ素子が組み込まれている。そのようなキャパシタ素子は、絶縁膜を上部電極と下部電極とで挟持した構造を有する。従来、キャパシタを構成する絶縁膜として、シリコン酸化物や窒化物等のシリコン系絶縁材料が用いられていたが、シリコン系絶縁材料は誘電率が低いため、微細化が困難であった。近年、かかるシリコン系絶縁材料に代わり、誘電率が高いタンタル酸化物 (Ta_2O_5) が、キャパシタにおける絶縁膜材料として注目を浴びるようになっている。

【0003】

【発明が解決しようとする課題】

しかしながら、タンタル酸化物の誘電率は、結晶化させると一層向上するが、

その結晶化のためのアニール処理により、下部電極が酸化されてしまうという問題を有する。

【0004】

すなわち、CVD法等の気相堆積法により形成されたタンタル酸化物は、非晶質状態にあり、これを結晶化させるために約700°C以上の温度でアニール処理すると、タンタル酸化物の酸素が放出される。その結果、タンタル酸化物には、酸素欠損が生じ、絶縁性が低下する。同時に、下部電極は、タンタル酸化物から放出される酸素により酸化されてしまう。下部電極がポリシリコンからなる場合には、酸化によりシリコン酸化物(SiO₂)が生成するので、このシリコン酸化物によりタンタル酸化物の結晶欠陥がある程度補償され、絶縁性低下が抑制される。しかし、その場合でも、キャパシタの容量は低下する。これに対して、下部電極が金属系材料で形成されている場合、ポリシリコンにおけるシリコン酸化物のような良質の金属酸化物が均一に生成し得ないので、リークが生じやすくなる。

【0005】

従って、本発明は、下部電極の酸化を抑制しつつタンタル酸化物膜の膜質を改善し得るキャパシタの製造方法を提供することを目的とする。

【0006】

【課題を解決するための手段】

本発明者らは、上記目的を達成すべく銳意研究した結果、タンタル酸化物の酸素欠損を酸素プラズマ処理により補い、しかもアニール処理をタンタル酸化物の結晶化開始温度よりも30°Cから50°C低い温度で行うことにより、下部電極の酸化を最小限に抑え、しかもタンタル酸化物の密度を向上させ、もってキャパシタの容量の向上とリーク発生の防止を達成し得ることを見いだした。本発明は、この知見に基づく。

【0007】

すなわち、本発明の第1の側面によれば、下部導電膜の上にタンタル酸化物膜を気相堆積させる工程、該タンタル酸化物膜を酸素プラズマ処理する工程、該酸素プラズマ処理したタンタル酸化物膜を不活性雰囲気中においてタンタル酸化物

の結晶化開始温度より30～50℃低い温度でアニール処理する工程、および該アニール処理したタンタル酸化物膜上に上部導電膜を形成する工程を備えたことを特徴とするタンタル酸化物膜を絶縁膜として有するキャパシタの製造方法が提供される。

【0008】

また、本発明の第2の側面によれば、下部導電膜の上にタンタル酸化物膜を気相堆積させる工程、該タンタル酸化物膜を不活性雰囲気中においてタンタル酸化物の結晶化開始温度より30℃～50℃低い温度でアニール処理する工程、該アニール処理したタンタル酸化物膜を酸素プラズマ処理する工程、および該酸素プラズマ処理したタンタル酸化物膜上に上部導電膜を形成する工程を備えたことを特徴とするタンタル酸化物膜を絶縁膜として有するキャパシタの製造方法が提供される。

【0009】

本発明の第1および第2の側面において、アニール処理工程を約650℃～670℃の温度で行なうことが好ましい。

【0010】

さらに、本発明の第3の側面によれば、下部導電膜の上に第1のタンタル酸化物膜を気相堆積させる第1のタンタル酸化物形成工程、該第1のタンタル酸化物膜を不活性雰囲気中においてタンタル酸化物の結晶化開始温度より30℃～50℃低い温度でアニール処理する第1のアニール処理工程、該アニール処理した第1のタンタル酸化物膜を酸素プラズマ処理する第1の酸素プラズマ処理工程、該酸素プラズマ処理した第1のタンタル酸化物膜上に第2のタンタル酸化物膜を気相堆積させる第2のタンタル酸化物形成工程、該第2のタンタル酸化物膜を酸素プラズマ処理する第2の酸素プラズマ処理工程、該酸素プラズマ処理した第2のタンタル酸化物膜を不活性雰囲気中においてタンタル酸化物の結晶化開始温度より30℃～50℃低い温度から結晶化温度までの温度でアニール処理する第2のアニール処理工程、および該アニール処理した第2のタンタル酸化物膜上に上部導電膜を形成する上部導電膜形成工程を備え、該上部導電膜の形成前に、該第2のタンタル酸化物形成工程とそれに続く第2の酸素プラズマ処理工程および第2

のアニール処理工程をそれぞれ少なくとも1回順次行うことを特徴とするタンタル酸化物膜を絶縁膜として有するキャパシタの製造方法が提供される。

【0011】

本発明の第3の側面において、第1のアニール処理工程を約650°C～670°Cの温度で行なうことが好ましく、第2のアニール処理は約650°C～750°Cの温度で行なうことが好ましい。

【0012】

本発明において、下部導電膜は、金属系導電性材料で形成することができる。

【0013】

【発明の実施の形態】

以下、図面を参照しながら、本発明をより詳しく説明する。全図にわたって、同様の要素は、同様の参照符号が付されている。

【0014】

図1は、本発明により製造されるキャパシタの一例を示す概略断面図である。図1に示されるキャパシタ10は、下部導電膜11と、その上に形成されたタンタル酸化物膜12、およびこのタンタル酸化物膜12の上に形成された上部導電膜13を備える。

【0015】

下部導電膜（下部電極）11は、例えばシリコン基板等の好適な半導体基板（図示せず）上に形成される。この下部導電膜11は、いずれもの好適な導電性材料で形成することができる。その好ましい例を挙げると、ルテニウム（Ru）、タンゲステン（W）、アルミニウム（Al）、白金（Pt）、窒化タンゲステン（WN）、窒化チタン（TiN）、窒化チタン・シリコン（TiSiN）等の金属系導電性材料、不純物がドープされたポリシリコン等の半導体材料である。特に好ましい下部導電膜材料は、窒化タンゲステンおよびルテニウムである。下部導電膜11を金属系材料で形成した場合、いわゆるMIM構造のキャパシタが得られる。

【0016】

下部導電膜11は、それ自体既知の気相堆積法で形成することができる。しか

しながら、形状が複雑な半導体メモリデバイスにキャパシタを組み込む場合には、下部導電膜11をCVD法により形成することが好ましい。半導体リニアデバイスの場合には、下部導電膜11をスパッタ等のPVD法により形成することもできる。下部導電膜11は、通常、0.01~1.5μm、好ましくは、0.02~0.1μmの厚さを有する。

【0017】

下部導電膜11上には、タンタル酸化物(Ta_2O_5)からなる絶縁膜12が形成される。このタンタル酸化物膜12は、それ自体既知の気相堆積法、好ましくはCVD法により形成することができる。より具体的には、反応室内を10Pa~1000Paの圧力に維持しながら、ペンタエトキシタンタル($Ta(OCC_2H_5)_5$)を1~1000mg/分の流量で、酸素を0sccm~5000sccmの流量で、キャリアガスとしてヘリウム等の不活性ガスを用いて、反応室内に流し、300°C~600°Cの温度で両者を反応させることにより、下部導電膜11上にタンタル酸化物膜12を形成することができる。タンタル酸化物膜12は、通常、0.004~0.1μm、好ましくは0.005~0.04μmの厚さを有する。

【0018】

タンタル酸化物膜12を形成した後、以後詳述するように、このタンタル酸化物12に対し、本発明に従い所定の酸素プラズマ処理およびアニール処理を行ってから、上部導電膜13を形成する。

【0019】

上部導電膜(上部電極)13は、いずれもの好適な導電性材料で形成することができる。その好ましい例を挙げると、ルテニウム、アルミニウム、白金、窒化タンゲステン、窒化チタン等の金属系導電性材料である。特に好ましい上部導電膜材料は、ルテニウム、窒化タンゲステンおよび窒化チタンである。

【0020】

上部導電膜13は、それ自体既知の気相堆積法で形成することができる。しかしながら、下部導電膜11と同様、形状が複雑な半導体メモリデバイスにキャパシタを組み込む場合には、上部導電膜13をCVD法により形成する方が好ま

しい。半導体リニアデバイスの場合には、上部導電膜13をスパッタ等のPVD法により形成することもできる。上部導電膜13は、通常、0.01~0.2μm、好ましくは、0.02~0.1μmの厚さを有する。

【0021】

さて、既述のように、タンタル酸化物膜12をCVD法等の気相堆積法により形成した後、上部導電膜13を形成する前に、タンタル酸化物膜12に対して、所定の酸素プラズマ処理およびアニール処理を行う。

【0022】

本発明の酸素プラズマ処理は、気相堆積法により形成されたタンタル酸化物膜12内に酸素種を取り込むことにより、タンタル酸化物膜の酸素欠損を補償するためのものである。かかる酸素プラズマ処理は、タンタル酸化物膜12を酸素プラズマと接触させることのできる方法であれば、いずれの方法によっても行うことができる。例えば、オゾン雰囲気下で紫外線を照射する方法、リモート酸素プラズマ処理方法（酸素プラズマ発生室で発生させた酸素プラズマを別の処理室に導き、該処理室内で酸素プラズマと接触させる方法）のほか、酸素プラズマ発生源として亜酸化窒素（N₂O）を用いる方法を採用することができる。これら方法は、いずれも、それ自体既知の方法である。酸素プラズマ処理の際の温度は、通常、300℃~650℃であり、好ましくは400℃~500℃である。また、酸素プラズマ処理は、通常、30秒~600秒間、好ましくは60秒~120秒間行う。この酸素プラズマ処理により有機物質も除去される。

【0023】

タンタル酸化物膜12をCVD法等の気相堆積法により形成した後、上部導電膜13を形成する前に行う本発明のアニール処理は、不活性雰囲気、好ましくは窒素雰囲気中、タンタル酸化物の結晶開始温度よりも約30℃~50℃低い温度、好ましくは約650℃~670℃の温度で行われる。このアニール処理により、下部導電膜11の酸化を最小限に抑制しつつタンタル酸化物膜12の緻密化が達成され、膜質が向上する。また、このアニール処理により、タンタル酸化物は、部分的に結晶化もする。本発明のアニール処理は、通常、30秒~300秒間、好ましくは60~180秒間行う。アニールの手法としては、ランプアニール

法や炉内アニール法等それ自体既知の手法を採用することができる。

【0024】

上記酸素プラズマ処理とアニール処理は、いずれを先に行っててもよい。すなわち、下部導電膜11上にタンタル酸化物膜12を形成した後、まず酸素プラズマ処理を行い、次にアニール処理を行うことができる。あるいは、下部電極11上にタンタル酸化物膜12を形成した後、まずアニール処理を行い、次に酸素プラズマ処理を行うことができる。しかしながら、後者の手法が好ましい。タンタル酸化物は、CVD法による成膜直後は非晶質であり、酸素プラズマ種が透過し易い状態にあるため、下部導電膜11がなお酸化され得るからである。先にアニール処理を行えば、タンタル酸化物が緻密化されるので、酸素プラズマ種の下部導電膜11への透過を阻止し得るものとなる。その場合でも、酸素プラズマ処理によるタンタル酸化物膜自体の酸素欠損の補償は、損なわれない。

【0025】

図2は、本発明により製造されるキャパシタの別の例を示す概略断面図である。図2に示すキャパシタ20は、下部導電膜11と上部導電膜13との間に形成されるタンタル酸化物膜12が、第1のタンタル酸化物層121と第2のタンタル酸化物層122との2層構造を有するものであることを除き、図1に関して説明したキャパシタ10と同様のものである。この場合、第1のタンタル酸化物層121を図1のキャパシタにおけるタンタル酸化物膜12と同様に形成し、このタンタル酸化物膜12に対し、図1に関して説明したようにアニール処理（第1のアニール処理）を行った後、図1に関して説明したように酸素プラズマ処理（第1の酸素プラズマ処理）を行う。次に、この第1のタンタル酸化物層121の上に、第2のタンタル酸化物層122を図1のキャパシタにおけるタンタル酸化物膜12と同様に形成し、この第2のタンタル酸化物層122に対し、図1に関して説明したように酸素プラズマ処理（第2の酸素プラズマ処理）を行う。しかる後、酸素プラズマ処理した第2のタンタル酸化物層122に対し、アニール処理（第2のアニール処理）を行う。この第2のアニール処理は、第1のアニール処理と同様に、タンタル酸化物の結晶開始温度よりも30℃～50℃の温度、好ましくは650℃～670℃の温度で行うことができる。しかしながら、第1の

タンタル酸化物層121が第1のアニール処理に供されており、それにより緻密化される結果、第1のタンタル酸化物層121は酸素種に対しバリアーとして作用し得るので、第2のアニール処理は、タンタル酸化物の結晶化温度で行うことができる。第2のアニール処理をタンタル酸化物の結晶化温度で行うことにより、第2のタンタル酸化物層122、ひいては第1のタンタル酸化物層121の結晶化がより一層完全なものとなり、誘電率が最大限まで向上し得る。第2のアニール処理は、650°C~750°Cの温度で行なうことが好ましい。アニール処理時間は、通常、30秒~300秒であり、好ましくは、60秒~180秒である。なお、第2のタンタル酸化物層122の形成と、それに続く第2の酸素プラズマ処理および第2のアニール処理は、1回に限らず、2回以上繰り返すことができる。

【0026】

【実施例】

以下本発明を実施例により説明するが、本発明はそれらに限定されるものではない。

【0027】

実施例1

シリコン基板上に下記条件でCVD法により窒化タンゲステン膜を0.05μmの厚さに堆積させた。ついで、この窒化タンゲステン膜上に下記条件でCVD法によりタンタル酸化物膜を0.01μmの厚さに堆積させた。このタンタル酸化物膜を有する基板を反応室内に入れ、オゾン雰囲気下で紫外線を照射して120秒間酸素プラズマ処理を行った後、650°Cで60秒間アニール処理を行った。しかる後、このタンタル酸化物膜上にTiNをCVD法により0.06μmの厚さに形成し、所望のキャパシタを得た。このキャパシタにおいて、酸化膜換算膜厚は、わずか1.76nmであった。また、タンタル酸化物膜の誘電率は、22であった。

【0028】

窒化タンゲステン成膜条件：

基板温度：500°C

反応室内圧力: 300 Pa

WF₆ ガス流量: 5 sccm

NH₃ ガス流量: 500 sccm。

【0029】

タンタル酸化物成膜条件:

基板温度: 450 °C

反応室内圧力: 40 Pa

ペンタエトキシタンタルガス流量: 16. 5 mg/分

酸素ガス流量: 1000 sccm

He ガス流量: 300 sccm。

【0030】

実施例2

窒化タンクスチレンの代わりに下記条件でCVD法によりTiSiN膜を形成した以外は実施例1と同様にして所望のキャパシタを製造した。このキャパシタにおいて、酸化膜換算膜厚は、わずか 1. 34 nm であった。また、タンタル酸化物膜の誘電率は、29 であった。

【0031】

TiSiN成膜条件:

基板温度: 300~500 °C

使用ガス: TiCl₄ / SiH₄ / N₂。

【0032】

実施例3

実施例1と同様の手法により、シリコン基板上に窒化タンクスチレン膜とタンタル酸化物膜（この厚さは 0. 05 μm とした）を形成し、酸素プラズマ処理（この酸素プラズマ処理時間は、60 秒間とした）とアニール処理を行った後、第2のタンタル酸化物膜を同様のCVD法により 0. 05 μm の厚さに堆積させた。しかし、このタンタル酸化物膜を有する基板を反応室内に入れ、オゾン雰囲気下で紫外線を照射して 60 秒間酸素プラズマ処理を行った後、700 °C で 60 秒間アニール処理を行った。ついで、実施例1と同様にして、このタンタル酸化物

膜上に上部導電膜を形成し、所望のキャパシタを得た。このキャパシタにおいて、酸化膜換算膜厚は、わずか 1.39 nm であった。また、2層のタンタル酸化物膜の誘電率は、28であった。

【0033】

実施例4

窒化タンゲステンの代わりに実施例2の条件で TiSiN 膜を形成した以外は実施例3と同様にして所望のキャパシタを製造した。このキャパシタにおいて、酸化膜換算膜厚は、わずか 1.47 nm であった。また、2層のタンタル酸化物膜の誘電率は、26であった。

【0034】

実施例1～4で得たキャパシタの電気特性（リーク電流密度）を温度 90°C 、プレート電圧 $+0.75\text{ V}$ の条件下で測定した。結果を図3に示す。図3において、曲線aは実施例1のキャパシタについての結果であり、曲線bは実施例2のキャパシタについての結果であり、曲線cは実施例3のキャパシタについての結果であり、曲線dは実施例4のキャパシタについての結果である。いずれの場合も、リーク電流密度は非常に低く、電気特性に優れたキャパシタが得られることがわかる。また、下部導電膜の種類に拘わらず、タンタル酸化物膜の形成とその後の酸素プラズマ処理およびアニール処理を1回だけ行う場合（実施例1および2）よりも、タンタル酸化物膜の形成とその後の酸素プラズマ処理およびアニール処理を複数回行う場合（実施例3および4）の方が電気特性に優れたキャパシタが得られることもわかる。

【0035】

【発明の効果】

以上述べたように、本発明によれば、下部電極の酸化を抑制しつつタンタル酸化物膜の膜質を改善し得、もって電気特性に優れたキャパシタを製造することができる。

【図面の簡単な説明】

【図1】

本発明の方法により製造し得るキャパシタの一例を概略的に示す断面図。

【図2】

本発明の方法により製造し得るキャパシタの他の例を概略的に示す断面図。

【図3】

本発明の方法により製造されたキャパシタの電気特性を比較して示すグラフ。

【符号の説明】

1 1 …下部導電膜

1 2 …タンタル酸化物膜（絶縁膜）

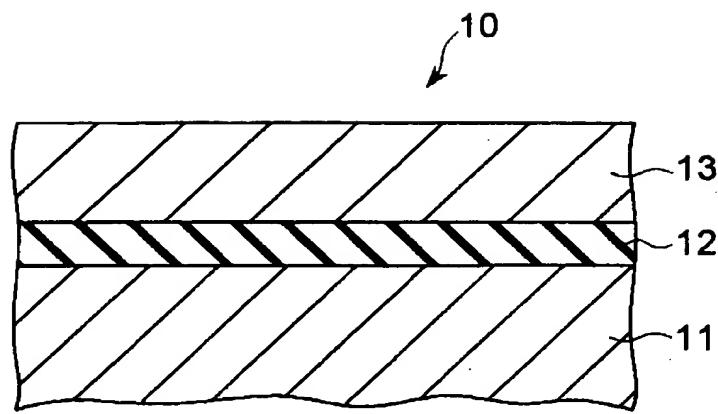
1 3 …上部導電膜

1 2 1 …第1のタンタル酸化物層

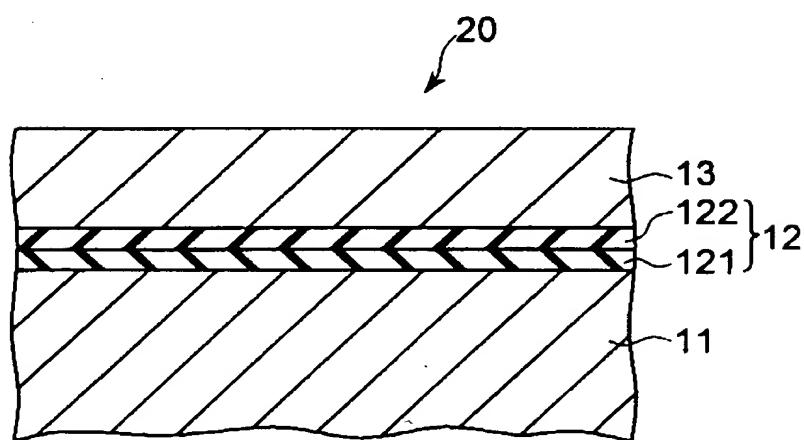
1 2 2 …第2のタンタル酸化物層

【書類名】 図面

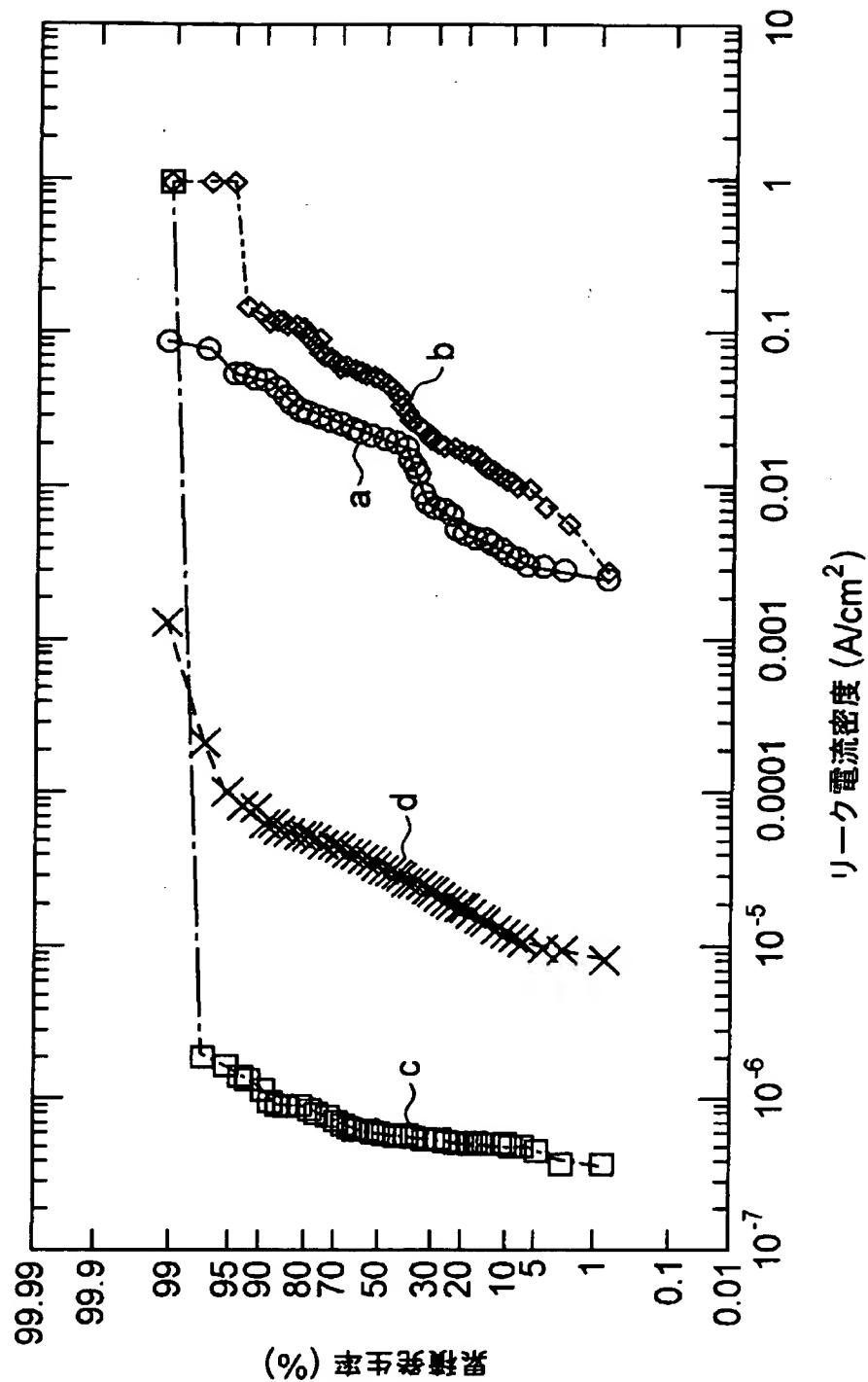
【図1】



【図2】



【図3】



【書類名】 要約書

【要約】

【課題】 下部電極の酸化を抑制しつつタンタル酸化物膜の膜質を改善し得るキャパシタの製造方法を提供する。

【解決手段】 下部導電膜（11）の上にタンタル酸化物膜（12）を気相堆積させた後、このタンタル酸化物膜を酸素プラズマ処理し、不活性雰囲気中においてタンタル酸化物の結晶化開始温度より30～50℃低い温度でアニール処理する。しかる後、このタンタル酸化物膜（12）上に上部導電膜（13）を形成する。

【選択図】 図1

出願人履歴情報

識別番号 [000219967]

1. 変更年月日 1994年 9月 5日

[変更理由] 住所変更

住 所 東京都港区赤坂5丁目3番6号

氏 名 東京エレクトロン株式会社